**Circuitos Lógicos de Sistemas Digitales**

Los circuitos lógicos son combinaciones de compuertas lógicas que permiten procesar información digital (valores 0 y 1) dentro de un sistema digital.  
Forman la base de computadoras, calculadoras, sistemas de control, semáforos y dispositivos electrónicos[1].

* **Compuerta AND**

La compuertas AND es una compuertas lógicas que tienen que tener mínimo 2 entradas y su salida es verdadero cuando los valores de entrada son verdaderos, si en los valores de entrada se encuentra un valor falso el resultado será falso[2].

****

**Figura 1 Compuerta AND**

* **Compuerta OR**

La compuertas OR también es considerada una compuerta lógicas que su composición se conforma como una suma booleana, Si en una de su entrada tiene el valor verdadero la salida será verdadera, pero si en la entrada de los valores son falsos el resultados será falso[3].

****

**Figura 2 Compuerta OR**

* **Compuerta NOT**

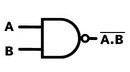
La compuerta NOT se característica por negar los valores que se ingresa en la compuerta NOT solamente se le he permitido ingresar un valor[4].

****

**Figura 3 Compuerta NOT**

* **Compuerta NAND**

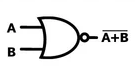
En la compuerta NAND es la contradicción de la compuerta AND, cuando en la entrada de la compuerta sus valores son verdadero su valor será falso, mientras tanto será verdadero[5].

****

**Figura 4 Compuerta NAND**

* **Compuerta NOR**

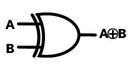
En la compuerta NOR es la negación de la compuerta OR, la salida se vuelve verdadera cuando en su 2 entrada son falso, mientras tanto su salida será falsa[6].



**Figura 5 Compuerta NOR**

* **Compuerta XOR**

En la compuerta XOR cuando se quiere llega a la salida alta ósea verdadera las entrada tienen que ser de valores diferentes no iguales, mientras tanto cuando son valores iguales serán falsos[3].



**Figura 6 Compuerta XOR**

* **Compuerta XNOR**

La compuerta lógica NXOR es la negación de la compuerta XOR, cuando existe 2 entrada con el mismo valor será la salida verdadero, mientras tanto cuando su valores sean diferentes serán falsos[7].



**Figura 7 Compuerta XNOR**

**Algebra de circuitos digitales**

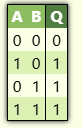
El algebra de los circuitos digitales se relaciona al manejo del algebra de Boole de los circuitos digitales, su funcionamiento principal se basa de 0 y 1 y en que cada puertas lógicas su resultados son diferentes[8].

**Operaciones básicas del Álgebra de Boole**

En ese sistema de operaciones básica se trabaja con 0 y 1 en su adverbio de operaciones básica como: Suma, Resta, Multiplicación, División[9].

**Suma lógica (OR)**

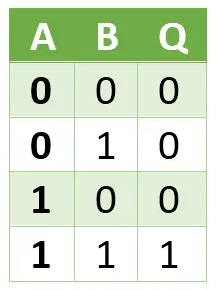
En la suma lógica de OR basada en la teoría de algebra de Boole en el formato de OR si en la suma se encuentra un 1 el resultado de esa salida digitales será 1, si en la suma se haya 2 ceros el resultado de la salida será 0[10].



**Figura 8 Suma lógica (OR, +)**

**Multiplicación lógica (AND)**

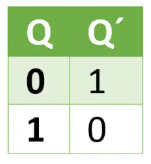
En la multiplicación lógica en AND en los termino de algebra de Boole la salida es 1 cuando al multiplica el elemento A y B sus valores son 1, mientras en unos de los elementos existan un cero la salida será 0 [11].



**Figura 9 Suma lógica (AND)**

**Negación (NOT)**

En la negación es una bases fundamental en el algebra de Boole donde que al ingresar el valor tanto 0 o 1 el valor se invierte[12].



**Figura 10 Negación (NOT)**

Referencias:

[1] Y. Q. Aguiar *et al.*, “Mitigation and predictive assessment of SET immunity of digital logic circuits for space missions,” *Aerospace*, vol. 7, no. 2, Feb. 2020, doi: 10.3390/aerospace7020012.

[2] O. J. Quintana-Romero and A. Ariza-Castolo, “Complex molecular logic gates from simple molecules †,” 2021, doi: 10.1039/d1ra00930c.

[3] F. Sonmez, S. Ardali, B. Arpapay, U. Serincan, and E. Tiras, “Design and realization of XOR, OR, and NAND light logic gates using GaAs heterostructure,” *Appl Phys A Mater Sci Process*, vol. 131, no. 2, Feb. 2025, doi: 10.1007/s00339-024-08213-z.

[4] N. Zenbaa *et al.*, “Realization of inverse-design magnonic logic gates,” 2025. [Online]. Available: https://www.science.org

[5] A. Kotb, A. Hatziefremidis, G. Said, and K. E. Zoiros, “High-Speed and Cost-Efficient NAND Logic Gate Using a Single SOA-DI Configuration,” *Photonics*, vol. 11, no. 12, p. 1182, Dec. 2024, doi: 10.3390/photonics11121182.

[6] M. Frické, “Boolean Logic 177 Frické, Martin. 2021,” *Knowledge Organization*, vol. 48, no. 2, pp. 177–191, 2021, doi: 10.5771/0943-7444-2021-2-177.

[7] A. Kotb, K. E. Zoiros, and W. Chen, “All-Optical XOR, AND, OR, NOT, NOR, NAND, and XNOR Logic Operations Based on M-Shaped Silicon Waveguides at 1.55 μm,” *Micromachines (Basel)*, vol. 15, no. 3, Mar. 2024, doi: 10.3390/mi15030392.

[8] R. Malik, “Circuit Optimization using Arithmetic Table Lookups,” 2025, doi: 10.1145/3729258.

[9] O. Ufuoma, “Boolean Subtraction and Division with Application in the Design of Digital Circuits,” *Journal of Engineering Research and Reports*, pp. 95–117, Apr. 2021, doi: 10.9734/jerr/2021/v20i517316.

[10] S. Zhao, L. Yu, S. Yang, X. Tang, K. Chang, and M. Chen, “This journal is Cite this: Nanoscale Horiz,” vol. 6, p. 298, 2021, doi: 10.1039/d0nh00587h.

[11] H. Xiao, R. Zhao, Y. Liu, Y. Liu, and J. Chen, “Bi-Directional and Operand-Controllable In-Memory Computing for Boolean Logic and Search Operations with Row and Column Directional SRAM (RC-SRAM),” *Micromachines (Basel)*, vol. 15, no. 8, Aug. 2024, doi: 10.3390/mi15081056.

[12] S. Byeok Jo, J. Kang, and J. Ho Cho, “REVIEW www.advancedscience.com Recent Advances on Multivalued Logic Gates: A Materials Perspective,” 2021, doi: 10.1002/advs.202004216.